

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-115328

(43)Date of publication of application : 02.05.1995

(51)Int.CI.

H03D 3/06  
H03D 7/00

(21)Application number : 05-260632

(71)Applicant : HITACHI LTD

(22)Date of filing : 19.10.1993

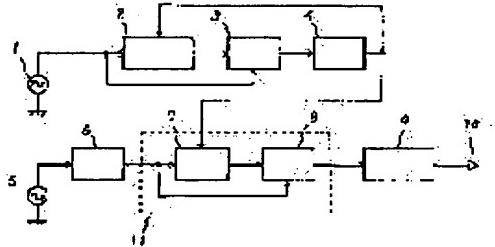
(72)Inventor : HORI KAZUAKI  
WAKUTA TETSUYA  
KONDO KAZUO

## (54) FM SIGNAL DEMODULATING CIRCUIT

### (57)Abstract:

**PURPOSE:** To reduce the variance of demodulating sensitivity due to the fluctuation of elements contained in an IC and to omit the external control by controlling the delay time of a delay line or a phase shifter by means of the control signal of an automatic control circuit of a filter.

**CONSTITUTION:** The signal of a reference signal source 1 is divided into two signals by an automatic control circuit of a filter. One of these two signals is supplied directly to a phase comparator 3, and the other signal is transmitted through a control filter 2 and applied to the comparator 3. Thus the difference of phases is detected between both signals. The output of the comparator 3 is converted into a cut-off frequency control signal of the filter by a signal converter means 4 and then negatively fed back to the filter 2. An FM signal 5 is supplied to a limiter 6 and shaped into a square wave. A demodulator 11 multiplies the signal of the limiter 6 by the signal that passed through a delay line or a phase shifter 7 through a multiplier 8 (balanced modulation) and outputs these multiplied signals. At the same time, the delay time of the delay line or the shifter 7 is corrected by the cut-off frequency control signal of the filter. Thus the demodulating sensitivity of the demodulator 11 is automatically controlled.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**Japanese Laid-Open Patent Publication****No. 7-115328/1995 (Tokukaihei 7-115328)****(A) Relevance to claims**

The following is a translation of passages related to all claims of the present invention.

**(B) A translation of the relevant passages**

[0004]

[MEANS TO SOLVE PROBLEMS] ... A cutoff frequency is determined by the amplifier's mutual conductance of the load capacitance. By adjusting either of them, the filter cutoff frequency can be controlled. An automatic adjustment circuit controlling the filter cutoff frequency detects the absolute value of a discrepancy as to the internal resistance and capacitance of the IC in the form of a discrepancy of a product of the resistance value and the capacitance value (CR product) to automatically adjust the filter cutoff frequency. Thus, by applying a filter adjustment signal to the demodulator, the demodulation sensitivity discrepancy due to a CR product discrepancy can be compensated for.

[0005]

[FUNCTION] The automatic adjustment circuit for the filter divides a reference signal into two signals. One of the signals is passed through an adjustment filter to change its phase before feeding it to a phase comparator. The other is fed directly to the phase comparator. The phase difference detected is fed back to the adjustment filter as a filter adjustment signal. Thus, the adjustment filter is corrected in terms of CR product variations to exhibit predetermined characteristics. In a delay-line-type FM signal demodulator, an FM signal is waveform modified by a limiter and divided into two signals. One of the signals is directly fed to a multiplier. The other is passed through a delay line or phase shifter before fed to the multiplier. The multiplier output is a pulse width modulated signal. From the signal, a demodulated signal is derived by filtering it with a low pass filter (LPF). The phase shift introduced by the delay line or phase shifter is variable depending on the CR product. The delay time discrepancy due to the CR product variations is compensated for based on the filter adjustment signal to maintain the demodulation sensitivity at a constant value.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-115328

(43)公開日 平成7年(1995)5月2日

(51)Int.Cl.<sup>6</sup>

H 03 D 3/06  
7/00

識別記号

府内整理番号

B 4239-5 J

F I

技術表示箇所

(21)出願番号 特願平5-260632

(22)出願日 平成5年(1993)10月19日

審査請求 未請求 請求項の数2 O L (全4頁)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 堀 和明

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所映像メディア研究所内

(72)発明者 和久田 哲也

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所映像メディア研究所内

(72)発明者 近藤 和夫

神奈川県横浜市戸塚区吉田町292番地株式  
会社日立製作所映像メディア研究所内

(74)代理人 弁理士 小川 勝男

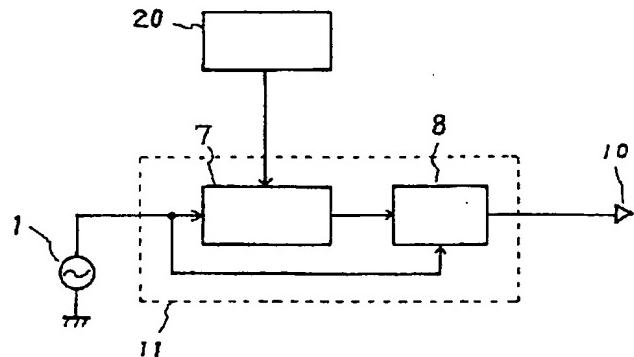
(54)【発明の名称】 FM信号の復調回路

(57)【要約】

【目的】IC内の素子バラつきによる、FM復調器の調  
度ズレを補償して自動調整化を図ること。

【構成】被調整フィルタと前記被調整フィルタと略等し  
いかもしくは相関する特性を有する調整用フィルタと、  
前記調整用フィルタに基準信号を入力する手段と、調整  
用フィルタを通過した信号と基準信号の位相差を比較す  
る位相比較器と、位相比較器の出力信号をフィルタ制御  
信号に変換して、前記調整用フィルタと被調整用フィル  
タに帰還する手段から成るフィルタの自動調整化色の制  
御信号を用いて遅延線型FM信号の遅延線もしくは移相  
器の遅延時間を補償し復調感度を自動調整するFM復調  
回路。

図 1



(2)

1

**【特許請求の範囲】**

【請求項1】遅延線もしくは移相器と掛け算回路からなる遅延線型FM信号復調器において、フィルタの自動調整回路の調整信号を用いて、前記遅延線もしくは移相器の遅延時間を制御したことを特徴とするFM信号の復調回路。

【請求項2】請求項1において、フィルタの自動調整回路として、基準信号源と、調整用フィルタに前記基準信号を入力する手段と、前記調整用フィルタを通過した信号と基準信号の位相差を比較する位相比較器と、比較器の出力信号をフィルタの制御信号に変換して前記調整用フィルタに帰還する手段からなるフィルタの自動調整回路を用いたことを特徴とするFM信号の復調回路。

**【発明の詳細な説明】****【0001】**

【産業上の利用分野】本発明はFM信号の復調感度の自動調整化に関し、特に集積回路（IC）に内蔵したFM信号の復調器（FM Demodulator）の復調感度を自動的に調整することで無調整化を行った集積回路に関する。

**【0002】**

【従来の技術】フィルタ回路やFM信号の復調回路を集積化する場合、集積回路（以下、ICと略す。）内での抵抗値、容量値の絶対精度は、あまりよくないため、IC同じの間でこれらのバラつきが生じて、各サンプルごとに遮断周波数のズレや復調感度のズレが起きてしまう。従来このようなIC同じの間におけるフィルタ回路の遮断周波数バラつきをなくすために、IC内での抵抗値、容量値の相対的比精度は比較的良好なことを利用して、遮断周波数を自動調整する回路が提案されている。しかし、FM信号の復調回路の感度バラつきについては自動調整されておらず、外部からの調整が必要であった。フィルタの自動調整回路としては、例えば特開昭61-174810号公報、特昭61-281613号公報に記載されているものなどが知られている。

**【0003】**

【発明が解決しようとする課題】FM信号の復調回路の復調感度はIC内の抵抗や、容量の絶対値バラつきにより、それぞれICごとにバラついている。このためFM信号を再生したときの再生レベルが所定の値となるように外部から調整する必要があった。本発明の目的はIC内で素子バラつきが起きてても、復調感度変動の少ないFM信号の復調回路を実現し、外部からの調整を省くことにある。

**【0004】**

【課題を解決するための手段】FM復調器として遅延線型の回路を用いた場合、復調感度は遅延線もしくは移相器のCR積に比例する。IC内での素子の比精度（ペア性）は比較的良好なため復調器でのCR積ズレとフィルタ部分のCR積ズレはほぼ同じである。一方、ICに集積化されたフィルタは信号電圧を電流に変換する増幅器

2

と負荷容量から成る積分回路で構成される。遮断周波数は増幅器の相互コンダクタンスと負荷容量で決まるため、どちらかを調整することでフィルタの遮断周波数を制御できる。このフィルタの遮断周波数を制御する自動調整回路は、そのIC内の抵抗と容量の絶対値ズレを抵抗値と容量値の積（CR積）のズレ量として検出し、フィルタの遮断周波数を自動的に調整する。このためフィルタの調整信号を復調器に用いることによりCR積のズレによる復調感度ズレを補償することができる。

**【0005】**

【作用】フィルタの自動調整回路はある基準信号を2つに分け、一方は調整用フィルタを通して位相を回して位相比較器に入力し、もう一方を直接位相比較器に入力し、両者の位相差を検出してフィルタの調整信号として調整用フィルタにフィードバックする。この結果、調整用フィルタは所定の特性となるよう、CR積バラつきが補償される。遅延線型のFM信号復調器ではFM信号はリミッタにより波形整形された後、2分され一方は直接掛け算器に入力され、他方は遅延線もしくは移相器を介して前記掛け算器に入力される。この掛け算器の出力はパルス幅変調された信号となるため、低域通過型フィルタ（LPF）を通すことにより、復調信号を得ることができる。この前記遅延線もしくは移相器の移送量はCR積に依存する。このCR積バラつきによる遅延時間ズレはフィルタの調整信号を用いて補償され、復調感度は一定となる。

**【0006】**

【実施例】以下、本発明の一実施例を図1及び図2を用いて説明する。FM復調器11について説明する前にフィルタの自動調整回路20の動作について説明する。基準信号源1の信号は2分され、一方は直接位相比較器3に入力され、他方は調整用フィルタ2を通過した後位相比較器3に入力され、両者の位相差が検出される。位相比較器3の出力は信号変換手段4によりフィルタの遮断周波数調整信号に変換され、調整用フィルタ2に負帰還される。調整用フィルタは増幅器と負荷容量で構成され、フィルタの遮断周波数調整信号で増幅器の相互コンダクタンスを変えることで遮断周波数を調整することができる。調整用フィルタ2として2次のアクティブフィルタを用いた場合、フィルタの周波数特性は基準信号周波数で、ちょうど位相が90度まわる。つまり基準信号周波数がフィルタのカットオフ周波数と一致する。通常、自動調整される被調整フィルタは調整用フィルタと等しいか、または相関の有るフィルタを用いる。これにより被調整フィルタはフィルタの遮断周波数調整信号によって所定の周波数特性に調整される。さらに、調整用フィルタ2をIC内の素子（抵抗と容量）バラつきがない状態で基準信号周波数がカットオフ周波数と一致するように設計すれば、前記フィルタの遮断周波数調整信号はIC内のCR積バラつきを補償する信号となる。つぎに

(3)

3

FM復調器の動作について説明する。FM信号5はリミッタ6に入力され、方形波に波形整形された後、復調器11に入力される。復調器11の出力には再生信号とFM信号の2倍波が含まれており、低域通過型フィルタ

(LPF)9にてFM信号の2倍波を抑圧して再生信号を取り出される。VTR等の集積回路に内蔵されている復調器11の一般的構成は遅延線型FM復調器でリミッタ6の信号と、遅延線または移相器7を通過した信号を掛け算(平衡変調)する回路である。本復調方式の入力周波数対出力特性(f-V特性)の例を図3に示す。遅延線の遅延量を $\tau$ とすると復調特性が折り変わる周波数は

$$f = 1 / 2\tau$$

となる。復調感度 $S_1$ は

$$S = E_0 2\tau$$

となる。周波数 $f$ が0の時の復調電位 $E_0$ は掛け算器の出力振幅で決まる。一般的な回路では、この復調電圧 $E_0$ は負荷抵抗とそれに流れる電流で決まる。電流は抵抗値に反比例するため復調電圧 $E_0$ は抵抗比で決まる。さらに、IC内での素子比精度は良好なため、復調電圧 $E_0$ の絶対値は変化しない。しかしIC内でのCR積は前述した様にバラつく。遅延線もしくは移相器7としてICではモノマルチバイブレータがよく用いられている。この回路の遅延時間はエミッタ間容量とそれに流れる電流の逆数に比例する。言い替えれば、容量と抵抗の積(CR積)に比例する。この結果、復調感度もCR積に比例して変動する。遅延線もしくは移相器7の遅延量 $\tau_1$ が設計どうりの場合の復調特性を①とすると、遅延線もしくは移相器7の遅延量が多い場合( $\tau_2$ )の復調特性は②のごとく復調感度は大きくなる。そこで前記フィルタの遮断周波数調整信号を用いて遅延線もしくは移相器7の遅延時間を補正して、FM復調器11の復調感度を自動調整できる。また、遅延線としてアクティブフィルタを用いても、同様な結果を得ることが出来る。

【0007】他の具体的な実施例を図4を用いて説明する。第1の実施例において調整用フィルタ2と移相比較器3と信号変換手段4を一つにまとめて自動調整回路20として示す。実際の回路ブロックでは復調器11の出

力はディエンファシス回路を通過した後、低域通過型フィルタ(LPF)9に入力される。フィルタの自動調整回路の出力信号はLPF9とFM復調器11の遅延線もしくは移相器の7とFM判別回路21に入力される。VTR等FM信号の復調の場合、VHSとS-VHSまたはLow BandとHigh Band等のように2種類のFMアロケーションをもつ信号が入力される。復調器11ではFM判別回路21の判別結果を受けて、適正な復調感度となるように遅延線もしくは移相器7の遅延時間を切替ている。このため入力されている信号がどちらのモードかを判別するFM判別回路21が付加されている。FM判別回路21は一種のFM復調器で、復調結果のあるスレッシュ電圧でコンパレートしてVHSかS-VHSまたはLow BandかHigh Bandかを判別する。このFM判別回路21の判別切り替わり周波数も遅延線の遅延時間もしくは移相器の90度移相がまわる周波数を正確に調整しなくてはならない。このためフィルタの遮断周波数調整回路の信号を用いてFM判別回路21の遅延線の遅延時間もしくは移相器の移相量を自動調整している。本発明に依ればIC内部の素子バラつきを補償して復調器11およびFM判別回路21の調整を自動化できる。

#### 【0008】

【発明の効果】本発明によれば、IC内の素子バラつきによる復調感度変化を補償でき、再生レベルの自動調整ができる。

#### 【図面の簡単な説明】

【図1】本発明の基本的構成を示すブロック図である。

【図2】本発明の一実施例を示すブロック図である。

【図3】復調器の復調特性の一例を示す図である。

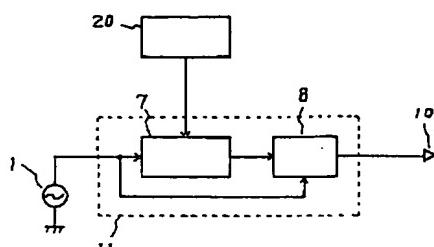
【図4】本発明の一実施例を示すブロック図である。

#### 【符号の説明】

1…基準信号源、2…調整用フィルタ、3…位相比較器、4…信号変換手段、5…FM信号源、6…リミッタ、7…遅延線もしくは移相器、8…掛け算器、9…LPF、10…復調信号出力、11…復調器、20…自動調整回路、21…FM判別回路、22…ディエンファシス回路。

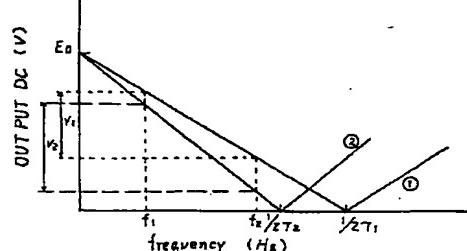
【図1】

図1



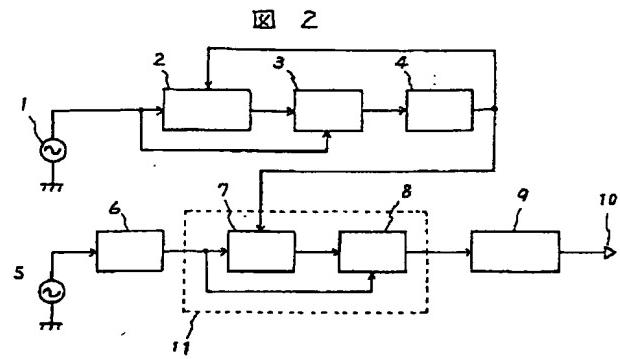
【図3】

図3



(4)

【図2】



【図4】

